



Architecture des ordinateurs

Gestion du cache
Mémoire paginée

EISTI

2008/2009

Département informatique

Correspondance directe par bloc

Bloc	Address	Block identification bits	Word bits
Bloc 0	0x00000	0000 0000 0000 0000 00	00
	0x00001	0000 0000 0000 0000 00	01
	0x00002	0000 0000 0000 0000 00	10
	0x00003	0000 0000 0000 0000 00	11
Bloc 1	0x00004	0000 0000 0000 0000 01	00
	0x00005	0000 0000 0000 0000 01	01
	0x00006	0000 0000 0000 0000 01	10
	0x00007	0000 0000 0000 0000 01	11
Bloc 2	0x00008	0000 0000 0000 0000 10	00
	0x00009	0000 0000 0000 0000 10	01
	0x0000A	0000 0000 0000 0000 10	10
	0x0000B	0000 0000 0000 0000 10	11
Bloc 3	0x0000C	0000 0000 0000 0000 11	00
	0x0000D	0000 0000 0000 0000 11	01
	0x0000E	0000 0000 0000 0000 11	10
	0x0000F	0000 0000 0000 0000 11	11
Et ainsi de suite ... jusqu'à la dernière ligne			
Bloc 2 ⁿ -1	0xFFFFC	1111 1111 1111 1111 11	00
	0xFFFFD	1111 1111 1111 1111 11	01
	0xFFFFE	1111 1111 1111 1111 11	10
	0xFFFFF	1111 1111 1111 1111 11	11

N° Bloc

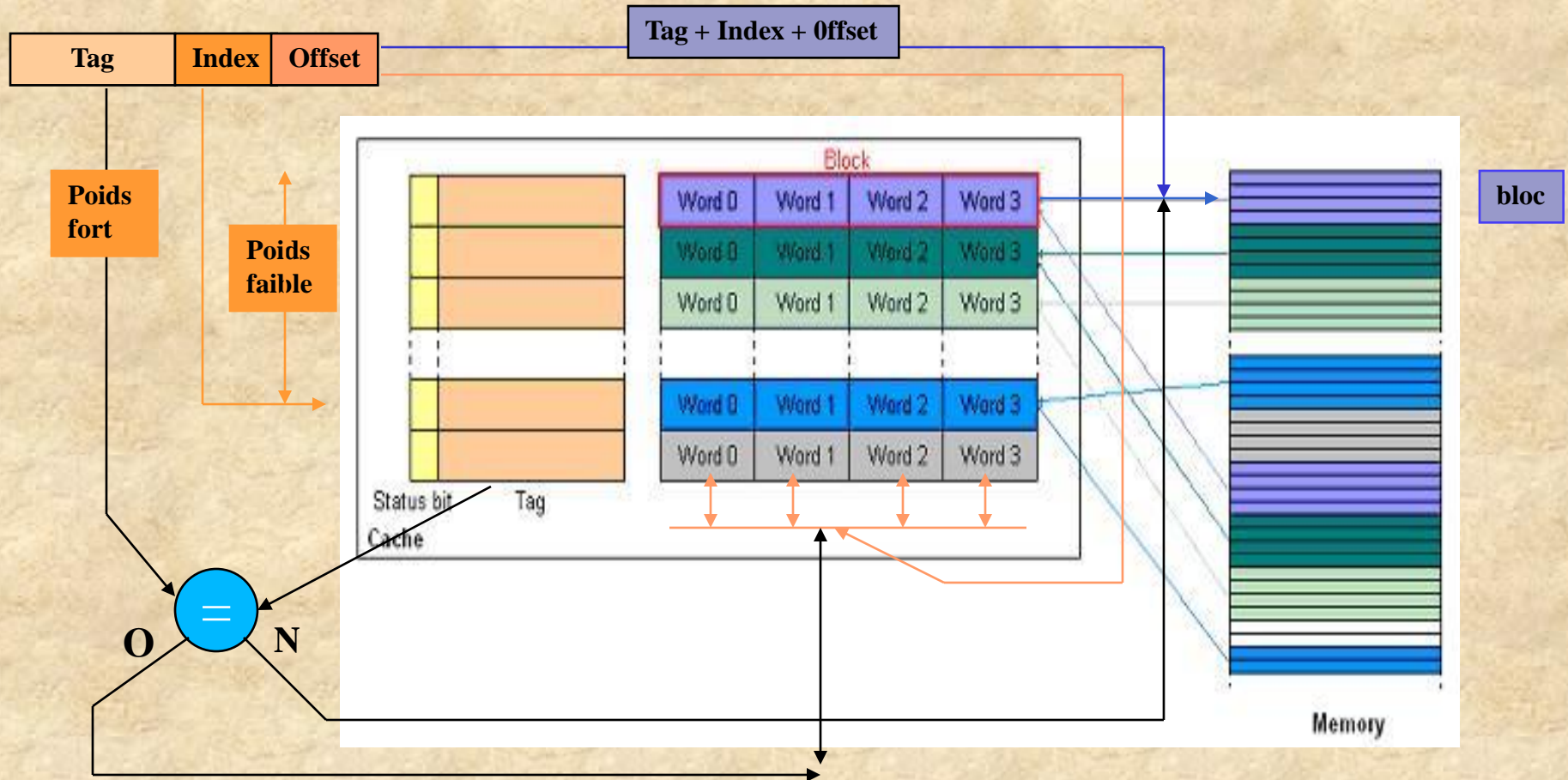
N° Mot par bloc
= offset



Correspondance directe par bloc

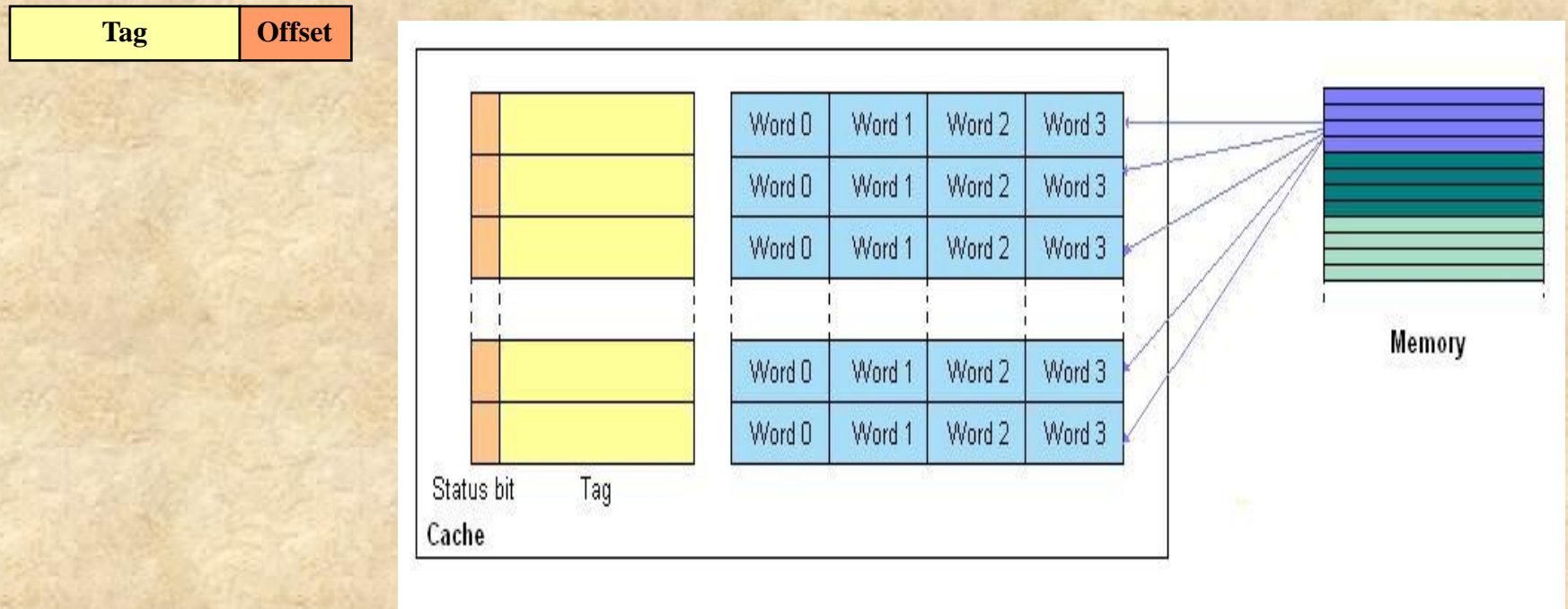
identifier les blocs dans l'ensemble

identifier les mots dans le bloc



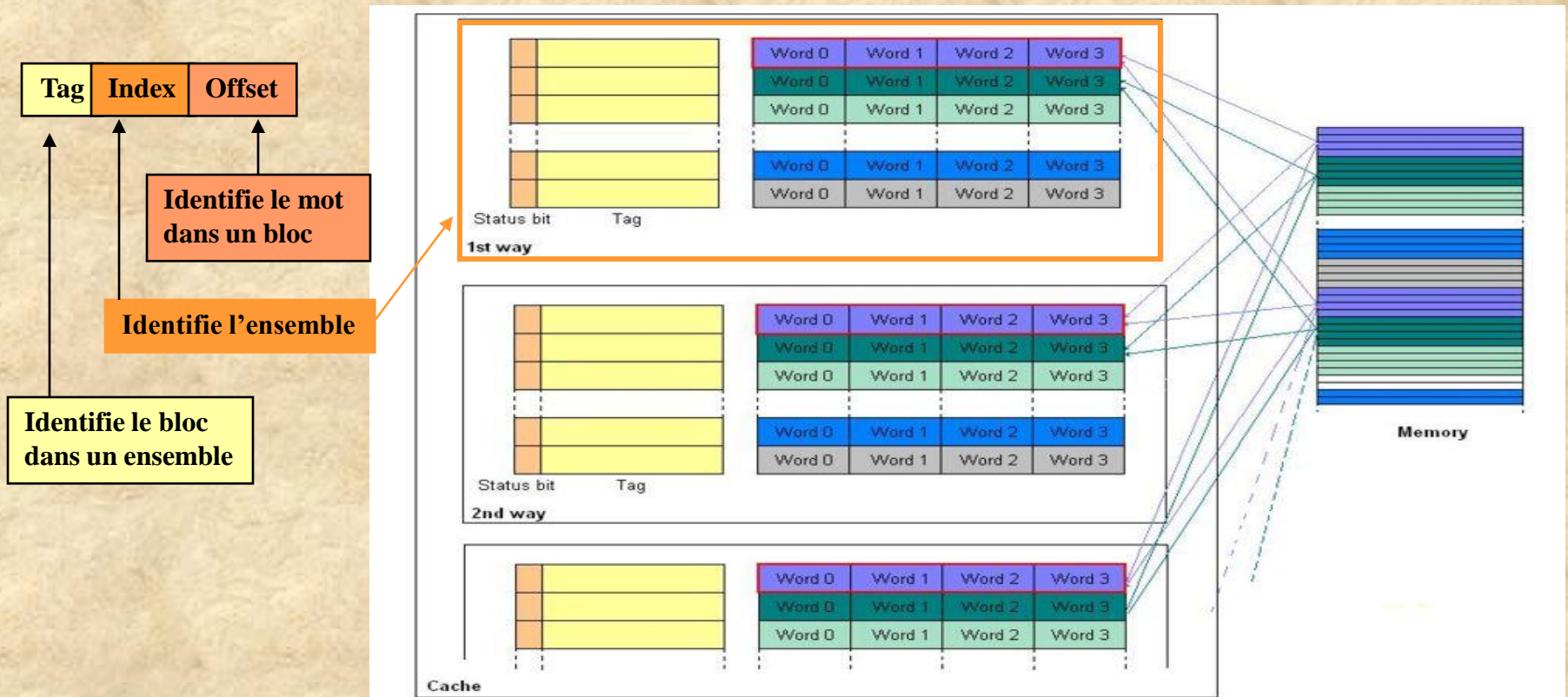
- Chaque bloc de la RAM ne peut être chargé que dans une seule case du cache
- $n^{\circ} \text{case} = \text{index} = (n^{\circ} \text{Bloc}) \bmod (\text{nombre blocs en cache})$
 $\Rightarrow N$ bits de poids faible du $n^{\circ} \text{bloc}$ si 2^N blocs dans le cache
- Tag = les bits de poids fort non utilisés pour l'offset et le $n^{\circ} \text{case}$

Correspondance complètement associative



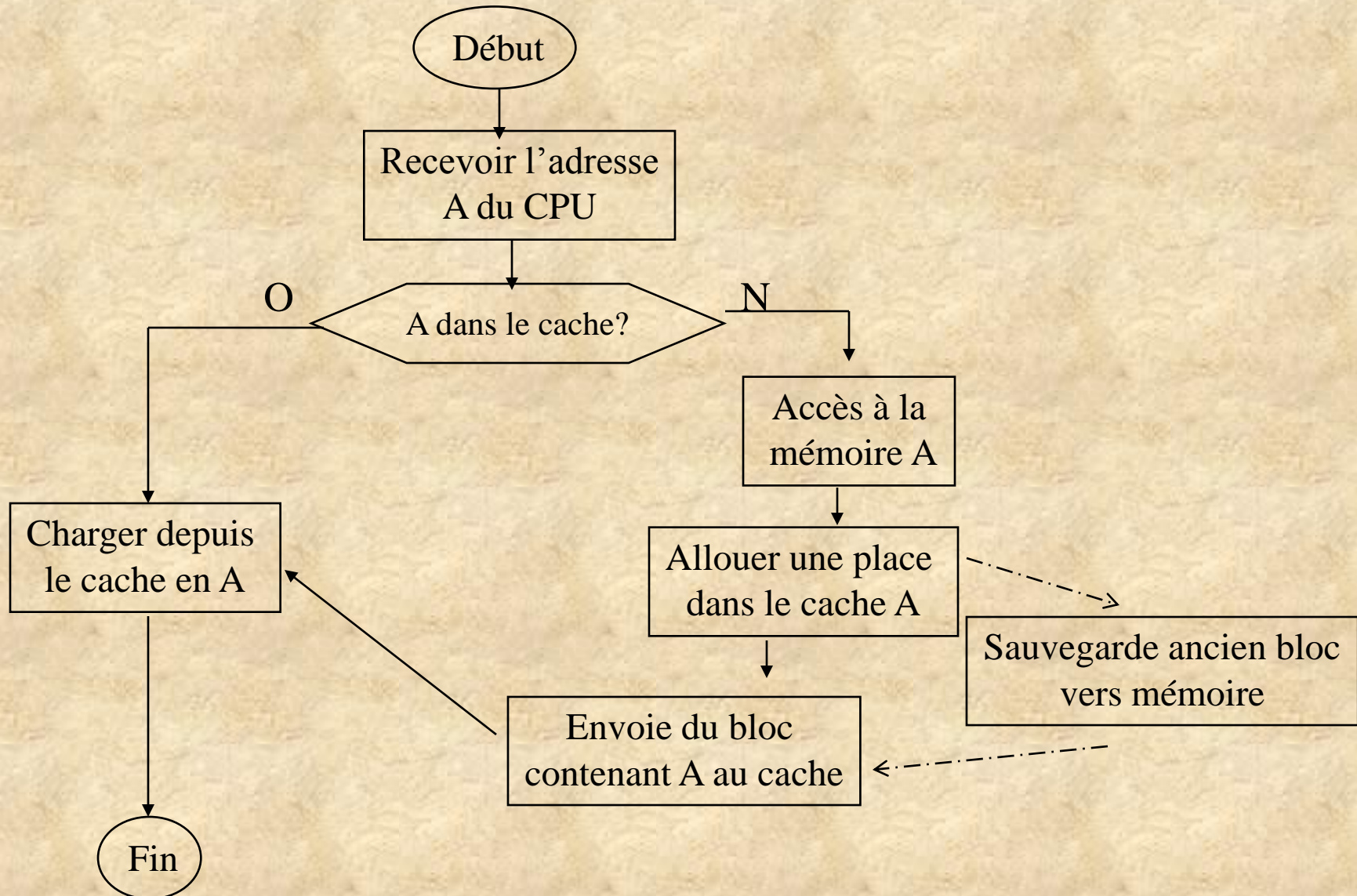
- Chaque bloc de la RAM peut être chargé à n'importe quel endroit du cache
=> Tag = n° Bloc entier
- Utilisé uniquement dans les mémoires de petite taille

Correspondance associative par ensemble



- Le cache est divisé en 2^N ensembles, et chaque bloc de la RAM ne peut être chargé que dans un seul ensemble. La place est libre dans chaque ensemble.
- Compromis avec les deux précédentes organisations
- $n^{\circ}\text{ensemble} = \text{index} = (n^{\circ}\text{Bloc}) \bmod (\text{nombre ensemble})$
 $\Rightarrow N$ bits de poids faible du ($n^{\circ}\text{Bloc}$)
- Tag = bits de poids fort de l'adresse moins l'index et l'offset

Gestion d'une adresse en mode lecture



Mémoire paginée

- Une mémoire principale est découpée virtuellement en pages pour partager celle-ci entre les différentes applications fonctionnant en même temps.
- Le nombre total de pages peut-être supérieur à la taille totale de la mémoire : dans ce cas les pages non chargées en RAM sont stockées sur disque (SWAP).
- Une application à son démarrage se voit allouer un certain nombre de pages.
- $\text{Taille(Mémoire Paginée)} = \text{Taille (RAM)} + \text{Taille (SWAP)}$

Défaut de Page

- Quand une application accède à la mémoire :
 - si la page correspondante est en RAM, accès immédiat
 - si la page n'est pas chargée, il y a défaut de page
- Lors d'un défaut de page :
 - on libère une place en RAM pour la page à charger avec éventuellement une sauvegarde de l'ancienne dans le SWAP
 - gestion FIFO, LIFO, LRU, LFU, etc ...
 - la page est chargée en RAM
 - accès à la mémoire

FIN