

# TD d'architecture des ordinateurs II

## Arithmétique binaire

### Exercice 1 : Addition binaire de nombres non signés

1. Expliquer le fonctionnement de l'additionneur 4 bits de la figure 1.
2. Pourquoi le registre à décalage A possède 5 bits ?
3. Dérouler le fonctionnement pour les additions  $6+3$  et  $6+11$ .
4. Comment peut détecter l'overflow ?

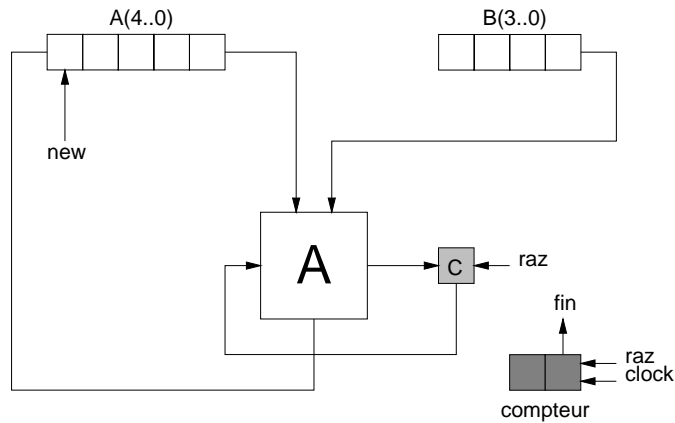


FIG. 1 – Additionneur binaire sériel

### Exercice 2 : Addition binaire parallèle en complément à 2

1. Expliquer le fonctionnement de l'additionneur 4 bits de la figure 2.
2. Calculer le résultat et l'overflow des additions suivantes :  $2+4$ ,  $4+5$ ,  $(-2)+(-4)$ ,  $(-4)+(-5)$ ,  $4+(-2)$  et  $(-4)+2$ . En déduire la condition d'overflow.
3. Si le temps de stabilisation d'un additionneur est  $\tau$ , donner le temps nécessaire pour obtenir le résultat de l'addition.

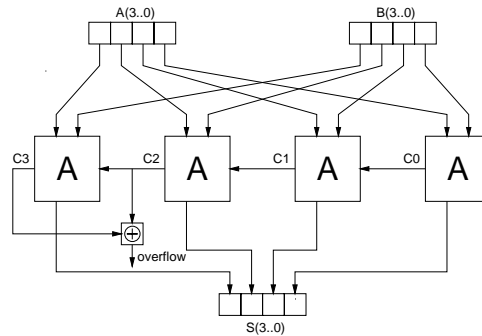


FIG. 2 – Additionneur binaire parallèle en complément à 2

### Exercice 3 : Anticipation de retenues

On définit les fonctions suivantes (dans le cas de l'addition de deux bits  $a_i$  et  $b_i$ ) :

- la génération de retenue :  $g_i = a_i \cdot b_i$  ;
- la propagation de retenue :  $p_i = a_i \oplus b_i$  ;
- la retenue :  $c_i = g_i + (p_i \cdot c_{i-1})$ .
- la somme :  $s_i = p_i \oplus c_{i-1}$  ;

On veut réaliser un additionneur 3bits utilisant la méthode d'anticipation de retenue.

1. Donner les formules de  $s_0$ ,  $c_0$ ,  $s_1$ ,  $c_1$ ,  $s_2$  et  $c_2$  en fonction de  $g_0$ ,  $g_1$ ,  $g_2$ ,  $p_0$ ,  $p_1$ ,  $p_2$  et  $c_e$  ( $c_e$  est la retenue provenant de l'étage précédent).
2. Compléter le schéma du circuit de la figure 3 et justifier le gain par rapport à l'additionneur parallèle de la question 2.

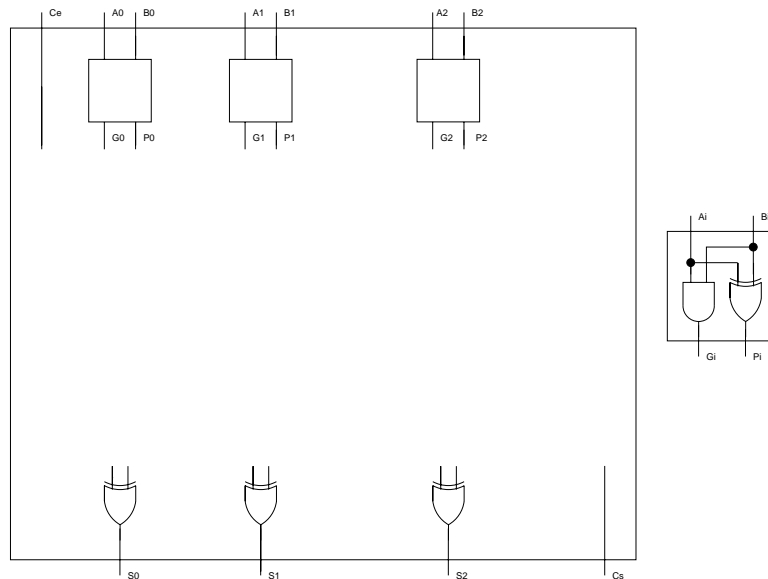


FIG. 3 – Additionneur binaire en complément à 2 avec anticipation de retenue

### Exercice 4 : Préliminaires

1. Effectuer à la main la division binaire suivante  $448/17$ .
2. Proposer une méthode basée sur des comparaisons, des soustractions et des décalages.

Dans ce TD, on s'intéresse à la division binaire de nombres non signés codés sur 4 bits.

### Exercice 5 : Division binaire avec restauration

1. Que faut-il faire pour effectuer des soustractions sur des nombres non signés.
2. Donner une méthode pour comparer deux nombres non signés.
3. En utilisant les questions précédentes, donner l'organigramme de fonctionnement du diviseur de la figure 4.

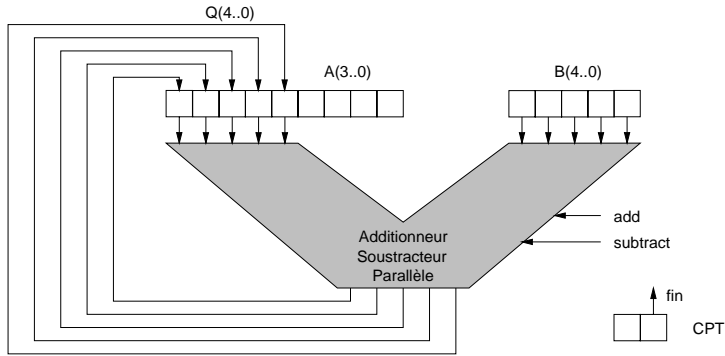


FIG. 4 – Schéma du diviseur binaire

- Dérouler les divisions  $14/3$  et  $4/2$ .

## Exercice 6 : Division binaire sans restauration

On se propose d'éliminer la phase de restauration.

Dans le cas de la division avec restauration, si on a besoin d'une restauration à l'étape  $i + 1$ , on a :

$$\begin{aligned} \text{étape } i + 1 & \begin{cases} Q_{i+1} = 2Q_i & \text{décalage} \\ Q_{i+1} = 2Q_i - B & \text{soustraction du diviseur} \\ Q_{i+1} = 2Q_i - B + B & \text{restauration (car } Q_{i+1} \text{ est négatif)} \end{cases} \\ \text{étape } i + 2 & \begin{cases} Q_{i+2} = 4Q_i & \text{décalage} \\ Q_{i+2} = 4Q_i - B & \text{soustraction du diviseur} \\ \dots \end{cases} \end{aligned}$$

On obtient le même résultat par la méthode suivante :

$$\begin{aligned} \text{étape } i + 1 & \begin{cases} Q_{i+1} = 2Q_i & \text{décalage} \\ Q_{i+1} = 2Q_i - B & \text{soustraction du diviseur} \end{cases} \\ \text{étape } i + 2 & \begin{cases} Q_{i+2} = 4Q_i - 2B & \text{décalage} \\ Q_{i+2} = 4Q_i - 2B + B & \text{addition du diviseur (car } Q_{i+1} \text{ est négatif)} \end{cases} \end{aligned}$$

Dans le cas de la division avec restauration, si on n'a pas besoin d'une restauration à l'étape  $i + 1$ , on fait :

$$\begin{aligned} \text{étape } i + 1 & \begin{cases} Q_{i+1} = 2Q_i & \text{décalage} \\ Q_{i+1} = 2Q_i - B & \text{soustraction du diviseur} \end{cases} \\ \text{étape } i + 2 & \begin{cases} Q_{i+2} = 4Q_i - 2B & \text{décalage} \\ Q_{i+2} = 4Q_i - 2B - B & \text{soustraction du diviseur} \\ \dots \end{cases} \end{aligned}$$

- Que se passe-t-il dans le cas de la dernière étape?
- En utilisant la méthode nouvellement définie, donner un nouvel organigramme de fonctionnement du diviseur de la figure 4.
- Dérouler les divisions  $14/3$  et  $6/2$ .