

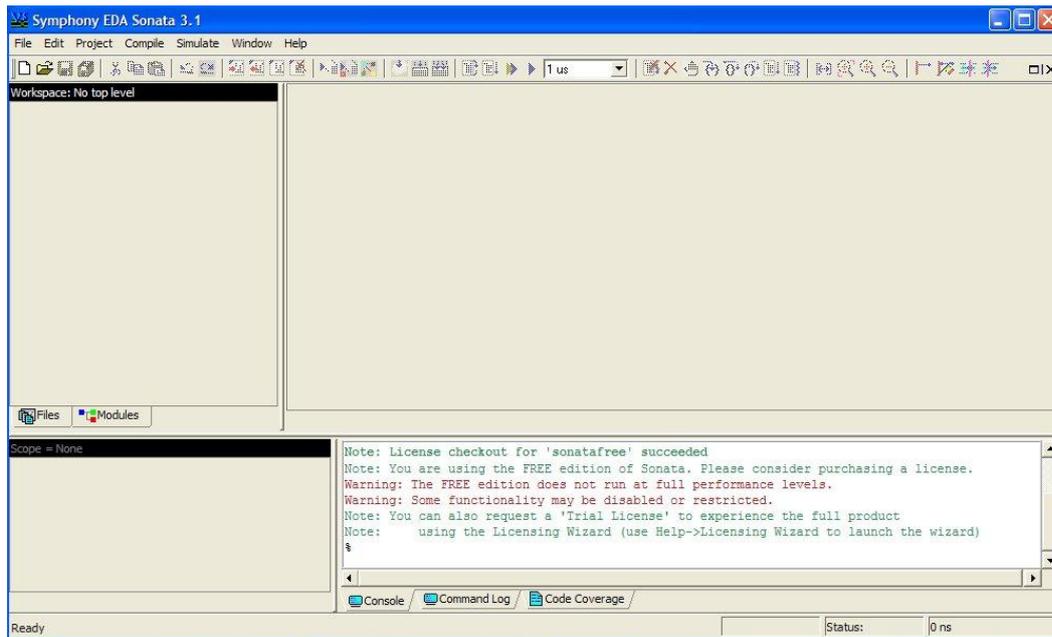
Tutorial Simili VHDL

A – Installation du logiciel de simulation VHDL Simili

1. Télécharger le programme sur le site de l'éditeur, disponible sous Linux et Windows :

<http://www.symphonyeda.com/products.htm>

2. Lancer l'interface graphique du programme : sonata (c'est la version gratuite, contrairement aux versions standards et professionnelles)



B – Gestion d'un projet VHDL

1^{ère} étape – création d'un workspace

File -> New Workspace

Choisir un répertoire pour les fichiers VHDL et donner un nom à l'espace de travail

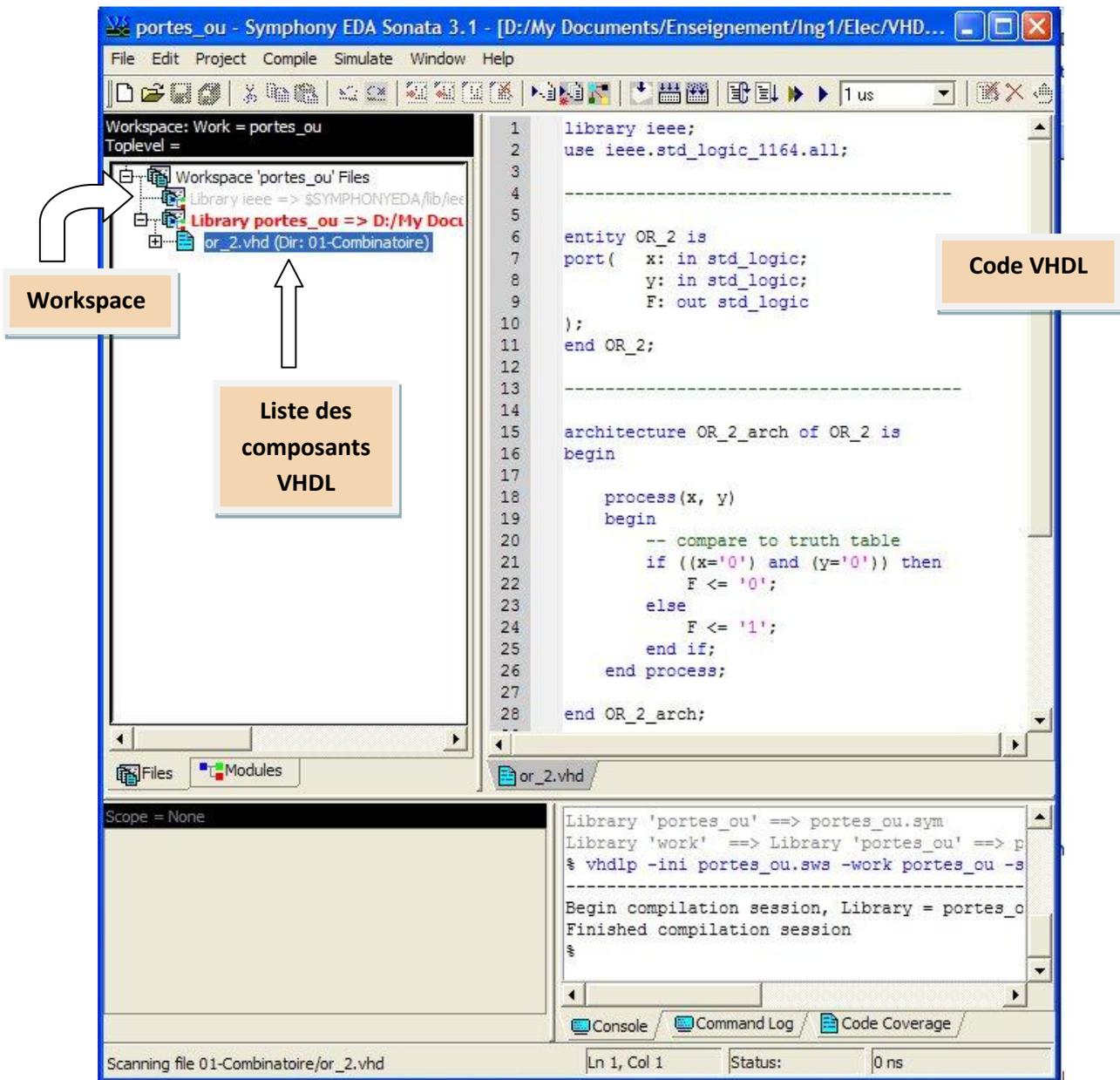
2^{ème} étape – édition des fichiers VHDL

Dans l'éditeur de texte, éditer vos fichiers VHDL. Un nom de fichier VHDL doit avoir le même nom que le composant qu'il décrit et l'extension ".vhd" ou ".vhdI".

3^{ème} étape – compilation d'un fichier VHDL

Compile -> Compile File 'mon_composant.vhd'

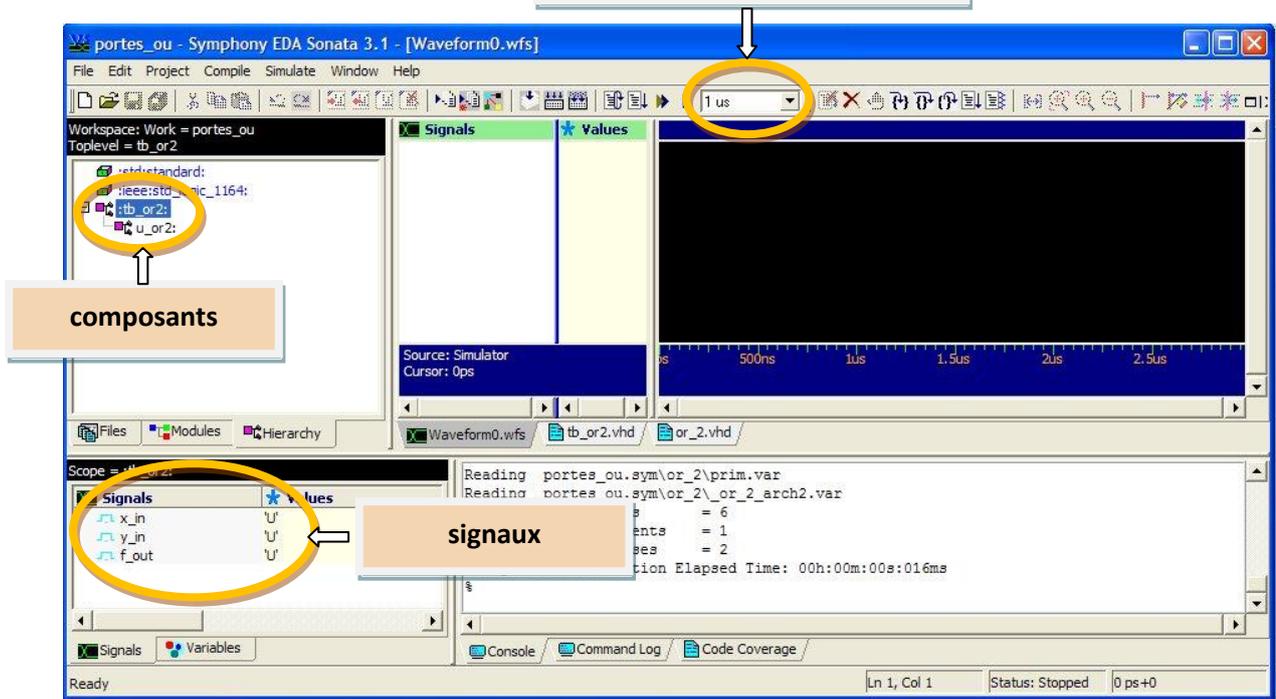
Répondre 'Yes' à la question posée qui vous propose de rajouter le composant au workspace. Il apparaît alors dans la partie gauche



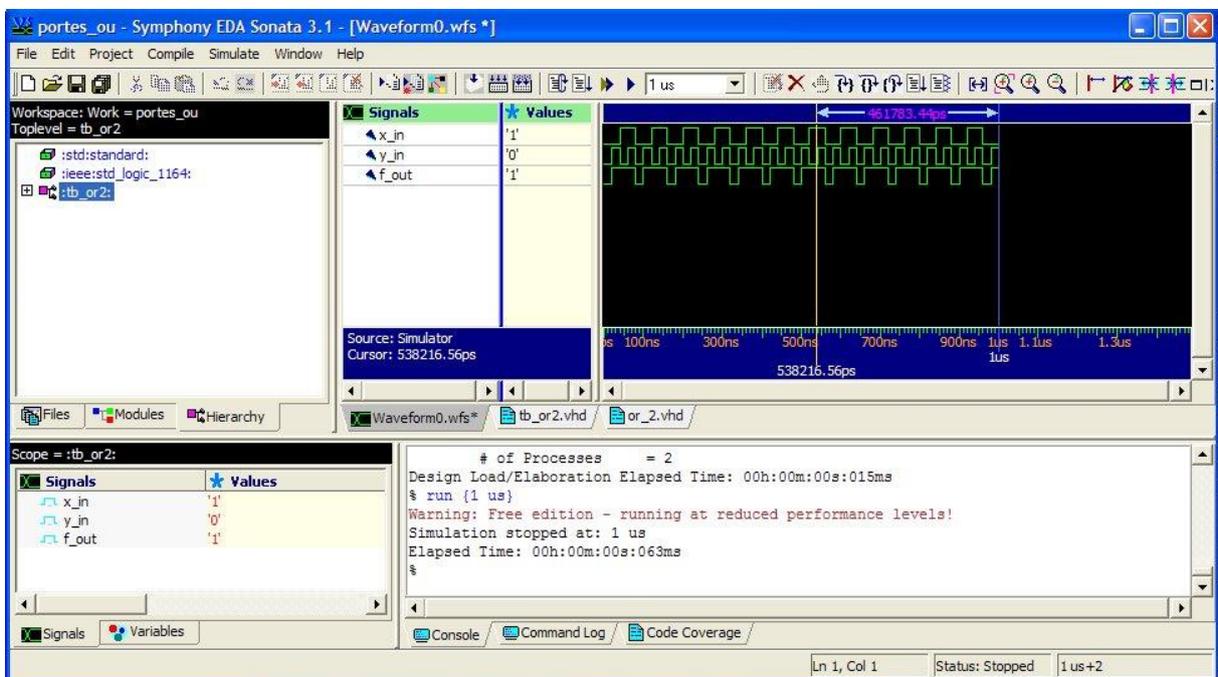
4^{ème} étape – Simulation

- Pour simuler un composant, il faut qu'il soit autonome. Si ce n'est pas le cas, faire un composant de test (Test Bench) qui fournira un jeu de valeurs pour les entrées du composant à tester.
- Sélectionner le composant de plus haut niveau à simuler (celui qui contient les autres)
 - Simulate -> Select Top Level
- Lancer le simulateur
 - Simulate -> Restart

Temps total de simulation



- Sélectionner les signaux à visualiser (en bas à gauche). On peut naviguer dans les composants (fenêtre en haut à gauche) pour sélectionner des signaux internes (mais pas les variables dans la version free).
- Régler le temps de simulation
- Lancer la simulation
Simulate -> Run



- Vous pouvez ensuite :
 - zoomer/dézoomer
 - prendre des mesures sur les signaux ou des écarts de temps.
 - Modifier le format de visualisation des données (binaire, décimal, hexa, ...)