

TD d'architecture des ordinateurs III

Micro-programmation

Exercice 1 : Modes d'adressage

On considère l'organisation à bus unique des chemins de données dans l'unité centrale (UC) de la Figure 1.

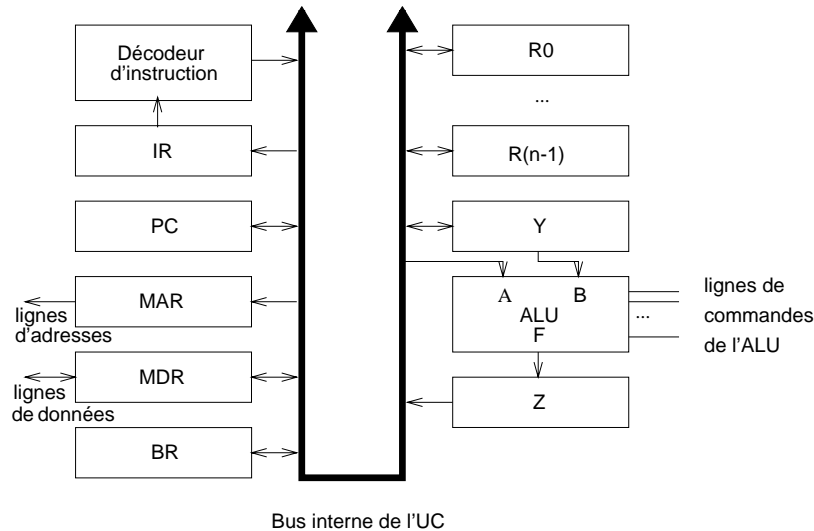


FIG. 1 – Organisation interne de l'unité centrale

On rappelle la signification des différentes abréviations :

TAB. 1 – Nom des registres

Abréviation	Termes anglais	Termes français
IR	Instruction Register	Registre d'Instruction
MDR	Memory Data Register	Registre de Données Mémoire
MAR	Memory Address Register	Registre d'Adresses Mémoire
PC	Program Counter	Compteur Ordinal
SP	Stack Pointer	Pointeur de Pile
ALU	Arithmetical and Logical Unit	Unité Arithmétique et Logique

- Supposez que les temps de propagation le long du bus et à travers l'ALU soient respectivement 20 et 100 ns. Le temps d'établissement d'un registre est de 10 ns. Quel est le temps minimum pour effectuer chacune des opérations suivantes (donner la séquence de micro-instructions en se basant sur la table 2 et les chronogrammes des signaux à envoyer aux éléments utilisés) :

– Transfert d'une donnée d'un registre à un autre.

Réponse _____

R_0 out ; R_1 in

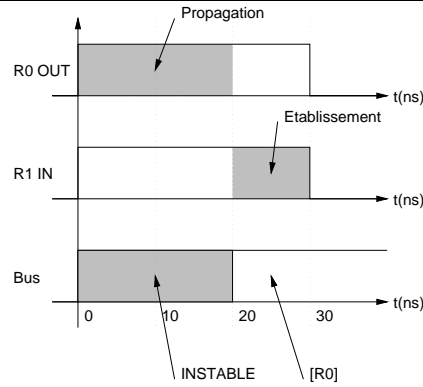
mise sur le bus de R_0 et propagation + établissement de R_1

= 20 + 10 = 30 ns

Voir Figure-Réponse 1.



FigRep 1 Chronogramme du transfert de R_0 à R_1



- Incrémentation du compteur de programme.

Réponse _____

PC out ; INCRA ; Z in

mise sur le bus de PC et propagation + incrémentation de A + établissement de Z

$$= 20 + 100 + 10 = 130 \text{ ns}$$

Z out ; PC in

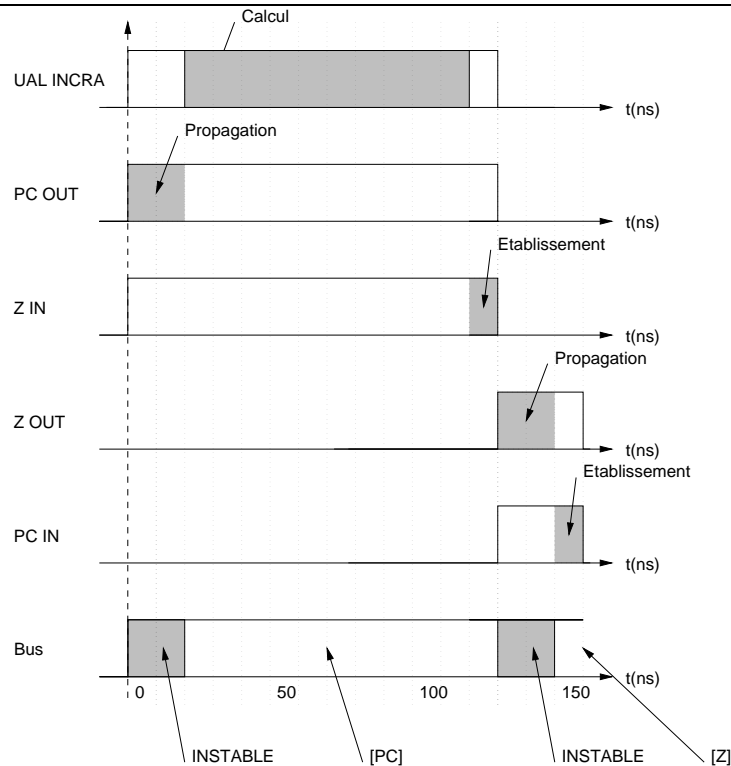
mise sur le bus de Z et propagation + établissement de PC

$$= 20 + 10 = 30 \text{ ns}$$

$$130 + 30 = 160 \text{ ns}$$

Voir Figure-Réponse 2.

FigRep 2 Chronogramme de l'incrémentation de PC



2. On suppose qu'une instruction est composée de deux mots (le premier mot indiquant l'opération et le mode d'adressage et le second contenant un nombre NB) et qu'on dispose des micro-instructions de la table 2. Écrire la séquence des étapes de contrôle nécessaires pour chacune des trois instructions suivantes en utilisant la structure de bus de la figure 1 :

Réponse _____

Exécution d'une instruction :

- (a) Prologue (aller chercher l'instruction et incrémenter le compteur de programme)¹ :
 PC out ; MAR in
 Lecture ; PC out ; $INCRA$; Z in ; Attente
 Z out ; PC in
 MDR out ; IR in
- (b) Décodage de l'instruction ;
- (c) Appel de la procédure de micro-code appropriée.

Pour les questions suivantes, on écrit la partie 2c.

-
- Additionner le nombre NB au registre R1. ♣

Réponse _____

Adressage immédiat :

PC out ; MAR in	}	$Y = [PC]$
Lecture ; Attente		
MDR out ; Y in		
R_1 out ; ADD ; Z in	}	$R_1 = [Y] + R_1$
Z out ; R_1 in		
PC out ; $INCRA$; Z in ;	}	$PC = [PC] + 1$
Z out ; PC in		

-
- Additionner le contenu de la case mémoire NB au registre R1. ♣

Réponse _____

Adressage direct :

PC out ; $INCRA$; Z in ;	}	$PC = [PC] + 1$
Z out ; PC in		
PC out ; MAR in	}	$MDR = [PC]$
Lecture ; Attente		
MDR out ; MAR in	}	$MDR = [MDR] = [[PC]]$
Lecture ; Attente		
MDR out ; Y in	}	$Y = [MDR] = [[PC]]$
R_1 out ; ADD ; Z in		
Z out ; R_1 in	}	$R_1 = [Y] + R_1$
PC out ; $INCRA$; Z in ;		
Z out ; PC in	}	$PC = [PC] + 1$

-
- Additionner le contenu de la case mémoire dont l'adresse est dans la case mémoire NB au registre R1. ♣

Réponse _____

Adressage indirect :

¹Sur une ligne on représente les instructions qui peuvent être faites en parallèle