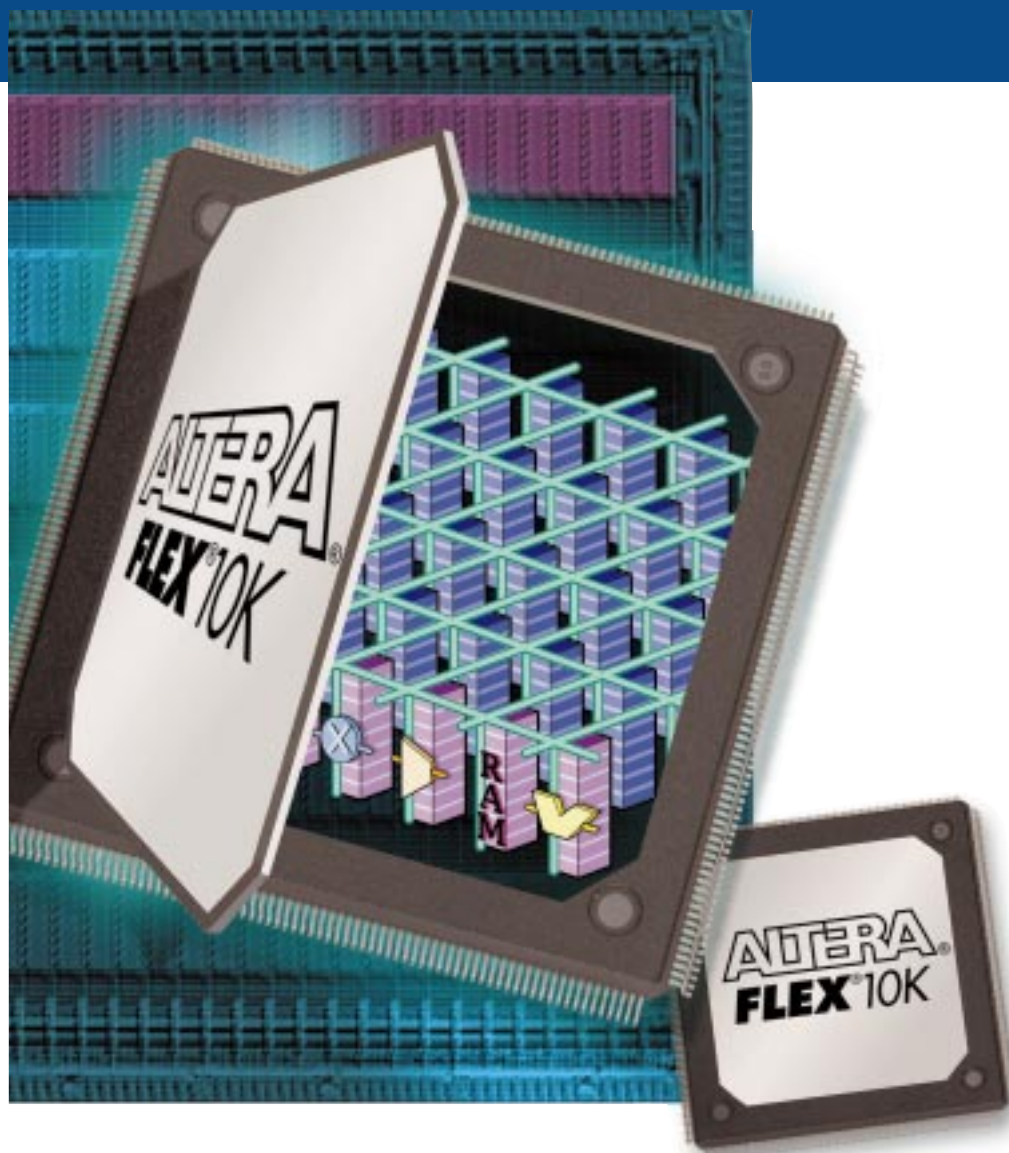




新製品
FLEX 10KE
デバイス

FLEX 10K

250,000 ゲートのエンベデッド・プログラマブル・ロジック・ファミリ

June 1998

プログラマブル・ロジックを変革したエンベデッド・アレイ

アルテラの FLEX[®] 10K エンベデッド・プログラマブル・ロジック・デバイス (PLD) ファミリは、プログラマブル・ロジックの高い柔軟性をエンベデッド・ゲートアレイの提供する高い集積度と使用効率で実現した製品です。エンベデッド・アレイとロジック・アレイの 2 種類のリソースでロジックを実現するユニークな構造を提供している FLEX 10K ファミリは、従来のプログラマブル・ロジックのアーキテクチャを変革したデバイスであり、これまでゲートアレイが使用されていた主要なアプリケーションに幅広く使用することができます。

現在のゲートアレイ市場では、ダイ・サイズを縮小し、性能をさらに向上させるため、従来の「シー・オブ・ゲート」構造のゲートアレイに替わって、複数のメガファンクションを埋め込んで構成される「エンベデッド・ゲートアレイ」が採用されるようになっています。プログラマブルな「シー・オブ・ビット」構造となっている FLEX 10K のエンベデッド・アレイには、ポピュラなゲートアレイ用のメガファンクションをエンベデッド・ゲートアレイと同等のスピードと効率で実現することができます。

さらに、FLEX 10K ファミリは、使いやすさ、高速で予測可能な性能、大量のレジスタを内蔵したアーキテクチャ、イン・サーキット・リコンフィギュラビリティ (ICR) など、従来の FLEX プログラマブル・ロジック・ユーザに評価されてきたすべての特長と機能も提供しています。3.3V の FLEX 10KA デバイスとさらに機能が強化された MAX+PLUS[®] II ソフトウェアを組み合わせることによって、

性能を最高 100% まで改善することができます。これらの特長により、FLEX 10K デバイスは高集積プログラマブル・ロジックの市場における最高の性能を実現することができます。

新しい 2.5V 動作の FLEX 10KE デバイスはデュアル・ポート RAM を効率的に実現することができ、FLEX 10K ファミリの性能をさらに向上させています。3.3V の PCI (Peripheral Component Interconnect) 仕様に準拠するように設計されている FLEX 10KE デバイスは、30,000 ゲートから 250,000 ゲートの集積度において、100MHz のシステム・スピードと 150MHz 動作の FIFO バッファを実現することができます。

ゲートアレイ・デザインの 90% に対応できる 250,000 ゲートの集積度

標準ゲート数で 10,000 から 250,000 の集積度を持つ FLEX 10K ファミリは、中規模から大規模なゲートアレイ・デザインの要求に対応できるデバイスとして設計されています。市場調査会社、データクエストの調査によれば、FLEX 10K ファミリの集積度はゲートアレイのデザインの約 90% に対応することができます。アルテラの FLEX 8000 ファミリおよび FLEX 6000 ファミリを含むプログラマブル・ロジック・デバイス (PLD) はゲートアレイの代替デバイスとして 24,000 ゲート以下のアプリケーションにすでに使用されていますが、FLEX 10K ファミリは「システム・オン・チップ」レベルのデザインを高速で実現できる最初でかつ唯一の PLD ファミリとなっています。

FLEX 10K デバイス

デバイス名	ゲート数	ピン/パッケージ・オプション	電源 電圧	スピード・ グレード	ロジック・ エレメント数	RAM ビット数
EPF10K10	10,000	84-Pin PLCC, 144-Pin TQFP, 208-Pin PQFP	5.0 V	-3, -4	576	6,144
EPF10K10A	10,000	100-Pin TQFP, 144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA ¹	3.3 V	-1, -2, -3	576	6,144
EPF10K20	20,000	144-Pin TQFP, 208-Pin RQFP, 240-Pin PQFP	5.0 V	-3, -4	1,152	12,288
EPF10K30	30,000	208-Pin RQFP, 240-Pin RQFP, 356-Pin BGA	5.0 V	-3, -4	1,728	12,288
EPF10K30A	30,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA ¹ , 356-Pin BGA, 484-Pin BGA ¹	3.3 V	-1, -2, -3	1,728	12,288
EPF10K30E	30,000	144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA ¹ , 484-Pin BGA ¹	2.5 V	-1, -2, -3	1,728	24,576
EPF10K40	40,000	208-Pin RQFP, 240-Pin RQFP	5.0 V	-3, -4	2,304	16,384
EPF10K50	50,000	240-Pin RQFP, 356-Pin BGA, 403-Pin PGA	5.0 V	-3, -4	2,880	20,480
EPF10K50V	50,000	240-Pin RQFP, 356-Pin BGA, 484-Pin BGA ¹	3.3 V	-1, -2, -3, -4	2,880	20,480
EPF10K50E	50,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA ¹ , 484-Pin BGA ¹	2.5 V	-1, -2, -3	2,880	40,960
EPF10K70	70,000	240-Pin RQFP, 503-Pin PGA	5.0 V	-2, -3, -4	3,744	18,432
EPF10K100	100,000	503-Pin PGA	5.0 V	-3, -4	4,992	24,576
EPF10K100A	100,000	240-Pin RQFP, 356-Pin BGA, 484-Pin BGA ¹ , 600-Pin BGA	3.3 V	-1, -2, -3	4,992	24,576
EPF10K100B	100,000	208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA ¹	2.5 V	-1, -2, -3	4,992	24,576
EPF10K100E	100,000	208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA ¹ , 356-Pin BGA, 484-Pin BGA ¹	2.5 V	-1, -2, -3	4,992	49,152
EPF10K130V	130,000	599-Pin PGA, 600-Pin BGA	3.3 V	-2, -3, -4	6,656	32,768
EPF10K130E	130,000	240-Pin PQFP, 484-Pin BGA ¹ , 672-Pin BGA ¹	2.5 V	-1, -2, -3	6,656	65,536
EPF10K200E	200,000	599-Pin PGA, 600-Pin BGA, 672-Pin BGA ¹	2.5 V	-1, -2, -3	9,984	98,304
EPF10K250A	250,000	599-Pin PGA, 600-Pin BGA	3.3 V	-1, -2, -3	12,160	40,960
EPF10K250E	250,000	599-Pin PGA, 672-Pin BGA ¹	2.5 V	-1, -2, -3	12,160	81,920

注：

(1) 実装面積を削減する FineLine BGA[™] パッケージです。

ゲートアレイのメガファンクションを実現できる エンベデッド・アーキテクチャ

SRAM ベースの FLEX 10K ファミリーは、エンベデッド・アレイとロジック・アレイとで構成されるユニークなアーキテクチャとなっています。柔軟性の高いプログラマブルなエンベデッド・アレイはエンベデッド・アレイ・ブロック (EAB) によって構成されており、各 EAB には 2K ビットの RAM を構成することができます (FLEX 10KE デバイスの場合は、4K ビット)。

また、ロジック・アレイはロジック・アレイ・ブロック (LAB) によって構成されており、各 LAB はローカルな配線リソースによって接続される 8 個のロジック・エレメント (LE) によって構成されています。各 LE には 4 入力のルック・アップ・テーブル (LUT) とクロック・イネーブル・コントロール機能付きのプログラマブル・レジスタが、それぞれ 1 個内蔵されています。LE は、シーケンシャルな出力と組み合わせ回路出力の双方を同時に使用できるデュアル出力構造となっています。

EAB と LAB は、デバイス全体を縦方向および横方向に連続して走っているロウとカラムの高速配線チャネル、FastTrack™ インタコネクタによって相互に接続されます。この連続した配線構造は、PCI の仕様に準拠可能な高い性能と予測可能なタイミングを実現します。ロウおよびカラムの各インタコネクタの先端には複数の I/O エレメント (IOE) が接続されており、各 IOE には柔軟性に富んだコントロール信号が使用できる I/O レジスタ、プログラマブルなスルー・レート・コントロール機能、各ピンごとに設定可能な出力イネーブル機能が提供されています。

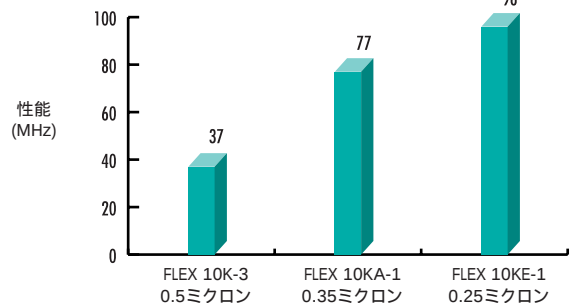
RAM のサイズが拡張され、独立したリードとライトのポートを持つ FLEX 10KE の EAB には、高速性能のデュアル・ポート RAM や、データ幅と深さをさらに拡張した FIFO バッファを構成することができます。また、FLEX 10KE デバイスは、各ピンごとに選択可能な I/O クランピング機能により、3.3V の PCI 仕様にも準拠できるようになっています。

FLEX 10KE/A : 高性能への移行

FLEX 10K ファミリーの製品は 3 世代にわたるプロセス技術によって製造されてきており、新しいプロセス技術への移行によって、さら

FLEX 10K による性能の改善

32 ビットの Master/Target メガファンクション、
pci_a の動作周波数



に高い性能と低消費電力化を実現してきました。例えば、0.25 ミクロン・プロセスによって製造される 2.5V 動作の FLEX 10KE デバイスは、3.3V で動作する 0.35 ミクロン・プロセスによる同等の FLEX 10KA デバイスより、消費電力を 50% も低減させ、しかも平均で 20% から 30% も高速で動作します。

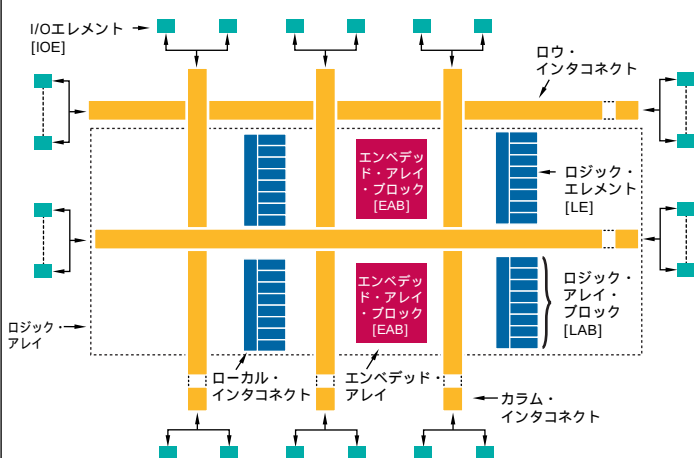
プログラマブル・ロジックのアプリケーションを拡大する FLEX 10K ファミリー

FLEX 10K ファミリーは、ゲートアレイ・デザインの最新のニーズに対応した最初のプログラマブル・ロジック・ファミリとなっています。高集積ロジックのデザインでは、シングル・チップ上にさらに多くの機能を集積化するために、メガファンクションが使用されます。FLEX 10K デバイスには、メモリ、演算ロジック、マイクロプロセッサ/マイクロコントローラ、DSP ファンクションなどを含む多様なメガファンクションをエンベデッド・ゲートアレイと同じように効率的に実現することができます。

高集積ロジックのデザインでは、オン・チップ・メモリの機能が一般的な要求となっています。FLEX 10K のエンベデッド・アレイには、ROM、FIFO、そして非同期あるいは同期型の RAM、デュアル・ポート RAM を構成することができます。柔軟性に富んだ構造となっている EAB のメモリのアドレス・サイズ (深さ) とデータ幅は、スピードを犠牲にすることなく柔軟に変更することができます。さらに、EAB をカスケード接続することによって、さらに大容量のメモリ・ブロックを構成することができます。エンベデッド・アレイにこうした効率の高いメモリが構成された場合でも、ロジック・アレイのリソースが影響を受けることはありません。

FastTrack インタコネクタは EAB とロジック・アレイとの間をシームレスに接続することができるため、エンベデッド・アレイをオン・チップ・メモリのように使用することができます。また、エンベデッド・アレイには、マルチプライヤ、演算ロジック・ユニットなどの特殊な演算ファンクションや、シーケンサなどを従来のロジック・アレイよりもさらに効率的に実現することができます。マイクロプロセッサ、マイクロコントローラ、複雑な DSP ファンクションも FLEX 10K のエンベデッド・アレイにプログラマブルに実現することができます。

FLEX 10K のブロック・ダイアグラム



複数の電源電圧を使用するシステムに最適な MultiVolt I/O 動作

アルテラのデバイスはMultiVolt™ I/O動作をサポートしており、異なる電圧レベルのデバイスとのインタフェースの要求に対応しています。5.0Vの電源電圧で動作するFLEX 10K デバイスは3.3Vおよび5.0Vのデバイスとインタフェースすることができます。また、3.3Vの電源電圧で動作するFLEX 10KA デバイスは、2.5V、3.3Vおよび5.0Vのデバイスとインタフェースすることができ、2.5Vの電源電圧で動作するFLEX 10KE デバイスは5.0V、3.3Vおよび2.5Vのデバイスとインタフェースできます。

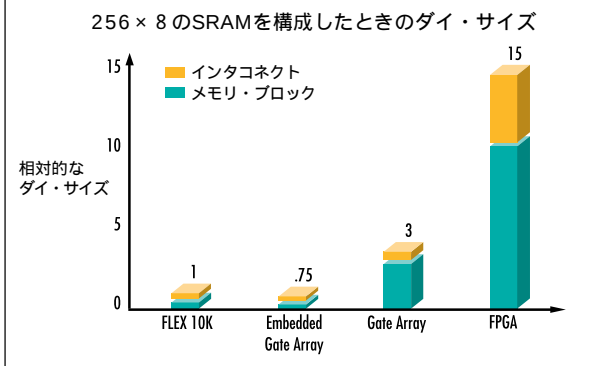
最新のFineLine BGA パッケージ

FLEX 10K ファミリーには、実装面積を大幅に節減できる最新のFineLine BGA™ パッケージが提供されています。PLD 業界初の1.0mm ピッチのBGA パッケージとなっているこれらの最新パッケージは、さらに多数のボール数を提供することができ、しかも標準BGAの半分以下のスペースでボード上に実装することができます。FineLine BGA パッケージのボール・ピッチが1.0mm から0.8mm、そして0.5mmへ縮小されると共に、このパッケージ・テクノロジーはさらに多くのボール数とボード上でのさらに高い実装密度を実現していきます。ボードの実装面積の節減に加え、FineLine BGAパッケージはBGAパッケージが従来から提供している高い耐久性と優れた熱特性も維持しています。

MAX+PLUS II 開発ソフトウェアとメガファンクションが デザインをさらに簡略化

FLEX 10K ファミリーのような高い集積度が要求されるプログラマブル・ロジックのデザインには、高速で効率の高い、そして使いやすいソフトウェアも要求されます。アルテラのMAX+PLUS II 開発システムは、主要なEDAベンダから供給されているデザイン・ソフトウェアとのシームレスな統合化を実現しています。MAX+PLUS II は業界標準のLPM(Library of Parameterized Modules)をサポートしており、この特定のテクノロジーに依存しない業界標準ライブラリを使用することによって、複雑なメガファンクションのデザインが可能になります。また、アルテラは、特定のアルテラ・デバイス

FLEX 10K EABが提供する優れたオン・チップ・メモリ



のアーキテクチャに最適化されたMegaCore™ファンクションも提供しており、これらのMegaCoreファンクションを使用してユーザーの規定した性能と使用効率の目標を達成することができます。さらに、MAX+PLUS II 開発システムは、アルテラと論理合成可能なメガファンクションの開発ベンダとのアライアンス・プログラムであるAMPP™ (Altera Megafunction Partners Program) を通じて提供される各種のメガファンクションもサポートしています。MAX+PLUS II 開発ソフトウェアとすぐに利用可能なメガファンクションを使用することによってデザインの最適化が実現され、さらに設計者への負担が大幅に軽減され、デザイン・サイクルの期間が劇的に短縮されます。

すぐにアルテラへご連絡下さい

エンベデッド・プログラマブル・ロジックであるFLEX 10K ファミリーは、高集積エンベデッド・ゲートアレイに対する業界初のプログラマブルな代替デバイスです。FLEX 10K の革新的なアーキテクチャは、プログラマブル・ロジックのすべての利点を維持しながら、エンベデッド・ゲートアレイと同等の高い効率でデザインを実現します。FLEX 10K エンベデッド・プログラマブル・ロジック・ファミリの詳細については、下記の販売代理店にお問い合わせ頂くか、アルテラのワールド・ワイド・ウェブ・サイト、<http://www.altera.com> でご確認ください。

ALTERA 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿 2-1-1
新宿三井ビル私書箱 261 号
TEL. 03-3340-9480 FAX. 03-3340-9487
<http://www.altera.com/japan/>

本社 **Altera Corporation**
101 Innovation Drive, San Jose, CA 95134
TEL : (408)544-7000
<http://www.altera.com>