



開発ツール セレクタ・ガイド

アルテラのプログラマブル・ロジック開発ツールの概要

アルテラは業界でもっとも高速で、もっともパワフルな、そしてもっとも柔軟性の高いプログラマブル・ロジック開発用ソフトウェアとプログラミング・ハードウェアを供給しています。アルテラの開発ツール、MAX+PLUS® II は、使いやすいグラフィック環境の下で幅広い優れた機能を提供しています。また、MAX+PLUS II は業界標準のEDAツールとのインタフェースも提供しており、既存の設計環境との統合化も容易に行うことができます。

アルテラの開発ツールの特長は、

アルテラの FLEX® 10K、FLEX 6000、FLEX 8000、MAX® 9000、MAX 7000、MAX 5000、Classic™ の各プログラマブル・ロジック・デバイス (PLD) ファミリを含む幅広いデバイス・アーキテクチャをサポート

Microsoft 社の Windows 95、Windows 98、Windows NT を使用した PC、および X-Window を使用した Sun Microsystems 社の SPARCstation、HP 社の 9000 シリーズ 700/800、IBM 社の RISC System/6000 の各ワークステーションのマルチプラットフォーム・サポート

1987 および 1993 標準仕様の VHDL、Verilog HDL、Altera Hardware Description Language (AHDL) の各ハードウェア記述言語をサポート

EDIF 2.00 および 3.00 のネットリスト、LPM (Library of Parameterized Modules)、Standard Delay Format ファイル (.sdf)、Verilog HDL、VHDL を利用した EDA ツールとのインタフェースを提供

適切なツールを選択する

この開発ツール・セレクタ・ガイドを使用して、それぞれのニーズに適合した MAX+PLUS II の設計環境を選択することができます。アルテラの MAX+PLUS II の設計環境は下記の製品で構成されています。

基本システム製品 (デザイン・サイト) と拡張用マイグレーション製品
MegaCore™ ファンクション
メンテナンス・サポート
プログラミング・ハードウェア製品

このセレクタ・ガイドの最後の部分では、MAX+PLUS II のソフトウェアがサポートしている各プラットフォームの推奨システム構成が記載されており、アルテラが提供している ACCESSSM (Altera's Commitment to Cooperative Engineering Solutions) プログラム、AMPSM (Altera Megafunction Partners Program) アライアンス・プログラム、および ACAPSM (Altera Consultants Alliance Program) の概要が紹介されています。

ステップ 1 - 基本システムと拡張用マイグレーション製品を選択する

基本システム (デザイン・サイト) と拡張用のマイグレーション製品を組み合わせることによって、個々のニーズに適合した MAX+PLUS II の開発環境を構築することができます。

アルテラ の開発環境は、PLS のコードで始まる基本システム (例: PLS-BASE) を基準に構成されます。基本システム製品はアルテラの PLD のデザインに対する基本的な機能とデバイス・サポートを提供しています。

そして、基本システムに PLSM のコードで始まるマイグレーション製品 (例: PLSM-10K) を追加することによって、デバイス・サポートとデザイン機能を拡張することができます。また、これらのマイグレーション製品を使用して基本システムに新たな機能を追加することによって、MAX+PLUS II の開発環境をカスタマイズすることができます。なお、拡張用アドオン製品は、デザイン・ニーズの変更や拡張要求に応じて、いつでも追加できるようになっています。

基本システム製品とマイグレーション製品は、下記の項目を検討して選択します。

デバイス・ファミリのサポート

MAX+PLUS II は、下記のデバイス・アーキテクチャをサポートしています。



各デバイス・アーキテクチャでサポートされている製品は右の表の通りです。

デバイス・アーキテクチャ	サポート・デバイス
FLEX 10K	FLEX 10K, FLEX 10KE, FLEX 10KA
FLEX 6000	FLEX 6000, FLEX 6000A
FLEX 8000	FLEX 8000A
MAX 9000	MAX 9000, MAX 9000A
MAX 7000	MAX 7000, MAX 7000S, MAX 7000A
Classic+Plus	Classic and MAX 5000 families, EPF6010A, EPF6016, EPF6016A, EPF8282A, EPF8452A, EPM9320, EPM9320A, EPF10K10, and EPF10K10A devices

アルテラの各デバイス・ファミリの詳細については、アルテラのコンポーネント・セレクタ・ガイド、および最新のデータブック、またはアルテラのワールド・ワイド・ウェブ・サイト、<http://www.altera.com> を参照してください。

ソフトウェアの機能

MAX+PLUS II はデザイン・エントリ、コンパイルーション、ペリフィケーション、プログラミング、およびその他のソフトウェア機能に対して幅広い選択肢を提供しています。

次ページの表は、アルテラの MAX+PLUS II 開発ツールの各製品がサポートしているデバイス・ファミリと機能を示すセレクション・マトリックスとなっています。この表からデザインのニーズに適合する基本システム製品と拡張用マイグレーション製品を選択してください。

アルテラのMAX+PLUS II 開発ツール													
サポートされるデバイスと機能：		PC							UNIXワークステーション		概要		
		PLS-BASE	PLS-MACNUM	PLS-NET/PC	PLSM-ADE	PLSM-PRK	PLSM-GR/PRK	PLSM-TRK	MegaCore Functions*	PLS-INS/SHV	PLS-INS/HP	PLS-INS/IBMS	MegaCore Functions*
デバイス・サポート	FLEX 10K		●	●				●	●	●			エンベデッド・アレイ・ブロック (EAB) を内蔵した高集積、高性能デバイス・ファミリ
	FLEX 6000		●	●			●		●	●			ゲートアレイの代替製品となるロー・コスト、高性能デバイス・ファミリ
	FLEX 8000		●	●			●		●	●			Flexible Logic Element Matrix (FLEX) アーキテクチャの高性能デバイス・ファミリ
	MAX 9000		●	●	●				●	●	●		Multiple Array Matrix (MAX) アーキテクチャの高集積デバイス・ファミリ
	MAX 7000	●	●	●					●	●	●		イン・システム・プログラマビリティ (ISP) をサポートした第2世代のMAX+PLUS II アーキテクチャのデバイス・ファミリ
	Classic+Plus	●	●	●					●	●	●		2ページの表で示す特定のデバイスをサポート
デザインの入力	回路図入力	●	●	●					●	●	●		グラフィック・エディタとシンボル・エディタがLPM、TTLファンクション、カスタム・ファンクションを含むデザインの作成に必要な基本ビルディング・ブロックを提供します。
	テキスト入力：AHDL、VHDLまたはVerilog HDL	●	●	●					●	●	●		MAX+PLUS II はAHDL、VHDL、Verilog HDLを含む多様なハードウェア記述言語をベースにした設計手法をサポートしています。
	波形デザイン入力		●	●	●				●	●	●		波形エディタのサポートにより、入力と出力の波形を入力するだけで論理の規定が可能です。
	EDAインタフェース	●	●	●					●	●	●		双方向のEDIFインタフェース、VHDLおよびVerilog HDLネットリスト・ライタにより、MAX+PLUS II と業界標準EDAツール間でデザイン・ファイルの入出力が行えます。
	フロアプラン・エディティング	●	●	●					●	●	●		フロアプラン・エディタを使用することにより、グラフィック・イメージで表示されたデバイス上からピンとロジック・セルが指定できます。
	階層設計マネージメント	●	●	●					●	●	●		ハイアーキナディスプレイの提供により、階層化された各デザイン間の移動が簡単に行えます。
	LPM (Library of Parameterized Modules)	●	●	●					●	●	●		LPMはパラメータ化されたファンクションとなっており、これらをビルディング・ブロックとして使用することでデザインの入力が簡略化されます。
MegaCore ファンクション							●				●	システム・レベルの複雑な機能をアルテラの各デバイス・アーキテクチャに最適化して実現したもので、各ファンクションが検証済みのHDLデザイン・ファイルとして提供されています。	
デザインのコンパイルレーション	タイミング・ドリブ・シンセシスとフィッティング		●	●		●	●		●	●	●		デザイン内の任意の部分にタイミング・コンストレインを指定し、MAX+PLUS II の論理合成とフィッティングをコントロールすることができます。
	論理合成とフィッティング	●	●	●					●	●	●		デザインの要求をデバイスのリソースに自動的に適合させることによって、デバイスの使用効率を最適化し、マニュアルによるルーティングの必要性を取り除きます。
	自動エラー・ロケーション	●	●	●					●	●	●		メッセージ・プロセッサが、すべてのデザイン・エディタ上の文法エラー、論理エラーの箇所を素早く検出してハイライトするため、迅速なデバッグが可能になります。
	デザイン・ルール・チェック		●	●	●				●	●	●		「デザイン・ドクター」が、カスタマイズ可能なデザイン・ルール・チェックを実行し、不安定動作が生じる可能性のある回路をレポートします。
	マルチ・デバイス・パーティショニング		●	●	●				●	●	●		大規模のデザインを同一のデバイス・ファミリの2個、またはそれ以上のデバイスに自動的に分割します。
	OpenCore™ 評価機能	●	●	●					●	●	●		OpenCoreにより、MegaCoreファンクションおよびAMPFPファンクションのライセンスに対する購入前の評価が可能です。
デザインの検証	タイミング解析	●	●	●					●	●	●		タイミング・アナライザがすべての信号パスをトレースし、デザイン内でスピードがクリティカルとなって性能を制限しているパスを特定します。
	波形エディティング	●	●	●					●	●	●		波形エディタを使用することにより、シミュレータをドライブする入力波形、シミュレーションされるノード名が作成でき、シミュレーション結果の観測が行えます。
	ファンクショナル・シミュレーション	●	●	●					●	●	●		ファンクショナル・シミュレータは規定されたデザイン情報を使用して、遅延ゼロを仮定した論理機能シミュレーションを行います。
	タイミング・シミュレーション		●	●	●				●	●	●		タイミング・シミュレータは、論理合成および最適化されたデザインの論理機能とワースト・ケース・タイミングを0.1ns の分解能でテストします。
	マルチ・デバイス・シミュレーション		●	●	●				●	●	●		マルチ・デバイス・シミュレータは、複数のデバイスに分割されたデザイン全体をシミュレーションします。
デバイス・プログラミング	デバイス・プログラミング	●	●	●					●	●	●		MAX+PLUS II のソフトウェアと対応するプログラミング・ハードウェアを使用することによって、デスクトップ上でアルテラ・デバイスのプログラム、コンフィギュレーション、ペリファイ、ブランク・チェック、ファンクション・テストなどが行えます。また、従来からの一般的なプログラミング方法だけでなく、イン・システム・プログラマビリティ (ISP)、イン・サーキット・リコンフィギュラビリティ (ICR) もサポートされています。
	Jam™ プログラミング / テスト用言語	●	●	●					●	●	●		MAX+PLUS II のソフトウェアは、IEEE 1149.1のJTAGインタフェースを使用するデバイス・プログラミングに最適化されたインタプリタ言語として開発されたプログラミング/テスト用言語、Jamをサポートしています。
その他	フローティング・ノード機能		●						●	●	●		ネットワークに接続された単独の基本システムを複数のユーザで共有できるようになります。
	オンライン・ヘルプ	●	●	●					●	●	●		オンライン・ヘルプは、MAX+PLUS II の機能、デザイン・ガイドライン、詳細なデバイス情報などを含む完全なドキュメントとなっています。日本語版も提供されています。
	ESサイト・ライセンス	●	●	●					●	●	●		エントリ・レベルの機能と一定のデバイスをサポートしている基本システムを、同一工場内で無制限にインストールできるライセンスです。

* MegaCoreファンクションの全製品については4ページをご覧ください。
 ● ブルーで塗られている部分は基本システム製品 (PLSで始まる製品コード) でサポートされており、白くなっている部分はマイグレーション製品によってサポートされる機能です。(PLSMで始まる製品コード)

ステップ 2 - MegaCore ファンクション製品を追加する

PLDの集積度レベルが向上するにたがって、さらに効率の高いデザイン・フローが必要になってきています。アルテラは業界のリーダーとしてこうしたニーズに着目して、標準的なPLDのアプリケーションをターゲットにした再利用可能な大規模回路ブロックをMegaCoreファンクションと呼ばれる論理合成が可能なファンクションとして提供しています。



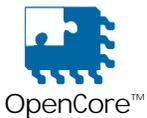
MegaCore ファンクションは、すでに開発、テスト検証済みのファンクションとなっており、詳細な資料と共に MAX+PLUS II の拡張用マイグレーション製品としてアルテラからその使用ライセンスが提供されています。これらのファンクションはアルテラの特定のデバイス・アーキテクチャに最適化されており、MegaCore ファンクションを活用することによって、要求されるファンクションをゼロから構成した場合に比較して設計時間を大幅に短縮することができます。

アルテラの MegaCore ファンクションは、PCI や他のバス・インタフェース、ディジタル信号処理 (DSP)、コミュニケーションなどのアプリケーションをサポートしています。現在まで供給されている MegaCore ファンクションは、下記の表の通りです。

アルテラはMegaCoreファンクションを定期的にアップデートおよび拡張しています。MegaCore ファンクションの最新情報については、アルテラのワールド・ワイド・ウェブ・サイト、<http://www.altera.com> で確認してください。

アルテラの OpenCore機能

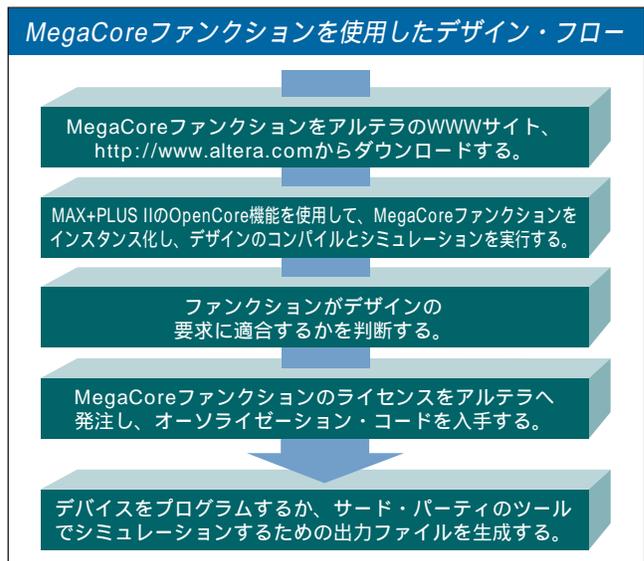
すべてのMAX+PLUS II 開発システムにはアルテラの OpenCore 評価機能が提供されており、ユーザは MegaCore ファンクションや AMPP ファンクションに対するリスク・フリーの評価を行うことができます。この OpenCore 機能を利用して、目的のファンクションをインスタンス化したデザインを作成し、これをコンパイル、シミュレーションするこ



とができます。これによって、使用するファンクションのデザイン・ニーズに対する適合性を購入前に無償で検証することが可能になります。評価が完了した時点で、MegaCore ファンクションのライセンスを購入し、プログラミング・ファイル、サード・パーティのEDAツールによるシミュレーション用の EDIF、VHDL または Verilog HDL のネットリスト・ファイルの生成を可能にするためのオーソライゼーション・コードを入手します。

MegaCore ファンクションの無償ダウンロード

OpenCore 評価機能を利用して、MegaCore ファンクションをアルテラのワールド・ワイド・ウェブ・サイト、<http://www.altera.com> から無償でダウンロードすることができます。下記の図はMegaCore ファンクションを使用した場合の一般的なデザイン・フローを示したものです。



MegaCoreファンクション製品		
アプリケーション	オーダ・コード	機能
PCIマスタ/ターゲット・インタフェース	PLSM-PCI/A	DMA機能を内蔵し、33MHzでのゼロ・ウェイト・スタートによるバースト・モード転送をサポートしたPCIマスタ/ターゲット・インタフェース
PCIターゲット・インタフェース	PLSM-PCIT1	33MHzでの無制限レングスのゼロ・ウェイト・スタートによるバースト・モード転送をサポートしたPCIターゲット・インタフェース
DSP / 高速フーリエ変換	PLSM-FFT	フルにパラメータ化された高速フーリエ変換
マイクロペリフェラル・ファンクション	PLSM-MICROLIB PLSM-8237 PLSM-8251 PLSM-8255 PLSM-6402 PLSM-16450 PLSM-6850 PLSM-8259	UART、DMAコントローラ、パラレル・ポート・コントローラのライブラリ プログラマブルDMAコントローラ プログラマブル・コミュニケーション・インタフェース プログラマブル・ペリフェラル・インタフェース・アダプタ UART (Universal Asynchronous Receiver/Transmitter) UART (Universal Asynchronous Receiver/Transmitter) 非同期通信インタフェース・アダプタ (ACIA) プログラマブル・インタラプト・コントローラ
ビデオ / カラー・スペース・コンバータ	PLSM-CSC	RGBからYCrCb、およびYCrCbからRGBへのカラー・スペース・コンバータ
コミュニケーション / エラー・チェック	PLSM-CRC	フルにパラメータ化されたCRC (Cyclic Redundancy Code) ジェネレータ / チェッカ

ステップ 3 - ソフトウェア・メンテナンス契約を追加する

アルテラは開発ツールの性能と機能を継続的に改善、強化しています。アルテラとソフトウェア・メンテナンス契約を締結することにより、3ヶ月ごとに MAX+PLUS II 開発ソフトウェアの最新バージョンを入手することができ、常に最新の開発システムへの拡張がはかれるだけでなく、アルテラの開発する新製品の使用が可能になります。

アルテラのソフトウェア・メンテナンス・プログラムは以下のような利点を提供します。

新製品のサポート

アルテラはPLD製品の開発で常に業界の先頭を走っており、もっとも高集積で高性能な製品を提供しています。アルテラは継続的に製品とパッケージ・オプションの拡充をはかっており、ユーザは常に最新のデバイスとパッケージ・オプションを使用したシステムをデザインすることができます。

新しいソフトウェア機能

アルテラが提供する革新的な技術は、設計手法を含むPLDに関連したすべてのテクノロジーをカバーしています。新しい機能を追加したり、その性能を強化することによって、MAX+PLUS II はさらに使いやすいソフトウェアとなり、デザインのコンパイル時間が改善されます。メンテナンス契約を締結したユーザは、HDLの論理合成（現在は標準機能として提供）や性能が改善されたタイミング・ドリブンのコンパイル機能など、MAX+PLUS II の幅広い最新機能を活用することができます。

最新のプログラミング方法

アルテラは、イン・システム・プログラマビリティ（ISP）、イン・サーキット・リコンフィギュラビリティ（ICR）、そして新しいプログラム/テスト用言語であるJamを含む最新のプログラミング方法を提供しています。アルテラはプログラミング用ハードウェアとソフトウェアを継続的に改善、強化しており、これら最新のプログラミング方法が簡単に利用できるようにしています。

サード・パーティのEDAツールとのインタフェース

MAX+PLUS II は主要なEDAツールとのインタフェースを標準機能としてサポートしています。これらのインタフェースにより、選択したアルテラのデバイス・ファミリを使用したデザインを既存の習熟した設計環境で実現することができます。アルテラはMAX+PLUS II の性能と機能を継続的に改善、強化し、サード・パーティのEDAツールの改善、アップグレードに対応した最新の設計環境を提供しています。

メンテナンス契約のオーダー・コード

MAX+PLUS II のソフトウェア・メンテナンス契約の発注は下記の表から対応する製品名を選択して行ってください。使用する MAX+PLUS II のプラットフォーム、システム構成を確認し、対応するメンテナンス契約の製品名を選択します。（例：PLS-BASEと1種類だけの拡張用マイグレーション製品に対応したメンテナンス契約の製品コードは、PLAESW-BASE）

MAX+PLUS II のメンテナンス契約の製品名			
プラットフォーム	システム構成		メンテナンス契約の製品名
	基本システム（デザイン・サイト）	拡張用マイグレーション製品の数*	
PC	PLS-BASE	1種類	PLAESW-BASE
	PLS-BASE	2種類以上	PLAESW-PC
	PLS-MAGNUM	-	PLAESW-PC
	PLS-NET/PC	-	PLAESW-FLOAT
UNIX Workstation	PLS-WS/SN	-	PLAESW-FLOAT
	PLS-WS/HP	-	PLAESW-FLOAT
	PLS-WS/IBMRS	-	PLAESW-FLOAT

* 対応するメンテナンス契約の製品名を決定する場合、MegaCoreファンクション製品の数は拡張用マイグレーション製品にカウントされません。

ステップ 4 - 適切なプログラミング・ハードウェアを選択する

アルテラの ByteBlasterMV™ パラレル・ダウンロード・ケーブルと BitBlaster™ シリアル・ダウンロード・ケーブル (PL-BYTEBLASTERMV および PL-BITBLASTER) は、FLEX 10K、FLEX 6000、FLEX 8000 デバイスのイン・サーキット・リコンフィギュレーション、および MAX 9000、MAX 7000 デバイスのイン・システム・プログラミングを行うためのものです。これらのケーブルを使用することによって、MAX+PLUS II、またはシステム・プロンプトの状態からダイレクトにデバイス・データをターゲット・デバイスにダウンロードすることができます。

アルテラのスタンド・アロン・プログラマ (PL-ASAP2) と対応するプログラミング用アダプタにより、すべてのアルテラ・デバイスのプログラミングに必要なハードウェアとソフトウェアが提供されます。PL-ASAP2 には、Windows ベースの PC および互換コンピュータ用の LP6 ロジック・プログラマ・カードとマスタ・プログラミング・ユニット (MPU)、およびプログラミング・ソフトウェアが含まれています。

各デバイスに対応するプログラミング・アダプタの選択には下記の対応表を使用してください。新しいデバイスに対応したアダプタは、その製品の供給が開始された時点で入手可能になります。

デバイス名	パッケージ	アダプタ名	デバイス名	パッケージ	アダプタ名
EPC1064 (1) EPC1064V (1) EPC1441 (2)	DIP, J-Lead TQFP	PLMJ1213 PLMT1064	EPM7128S	J-Lead (84-pin) PQFP (100-pin) TQFP (100-pin) PQFP (160-pin)	PLMJ7000-84 PLMQ7000-100NC (3) PLMT7000-100NC (3) PLMQ7128/160-160NC (3)
EPC1 (2) EPC1213 (2)	DIP J-Lead	PLMJ1213 PLMJ1213	EPM7160E	J-Lead (84-pin) PQFP (100-pin) PQFP (160-pin)	PLMJ7000-84 PLMQ7000-100 PLMQ7128/7160-160
EPM9320	J-Lead (84-pin) RQFP (208-pin) PGA (280-pin)	PLMJ9320-84 PLMR9000-208 PLMG9000-280	EPM7160S	J-Lead (84-pin) PQFP (100-pin) PQFP (160-pin)	PLMJ7000-84 PLMQ7000-100NC (3) PLMQ7128/160-160NC (3)
EPM9320A	J-Lead (84-pin) RQFP (208-pin)	PLMJ9320-84 PLMR9000-208NC (3)	EPM7192E	PGA (160-pin) PQFP (160-pin)	PLMG7192-160 PLMQ7192/7256-160
EPM9400	J-Lead (84-pin) RQFP (208-pin) RQFP (240-pin)	PLMJ9400-84 PLMR9000-208 PLMR9000-240	EPM7192S	PQFP (160-pin)	PLMQ7192/256-160NC (3)
EPM9480	RQFP (208-pin) RQFP (240-pin)	PLMR9000-208 PLMR9000-240	EPM7256E	PQFP (160-pin) PGA (192-pin) PQFP (208-pin) RQFP (208-pin)	PLMQ7192/7256-160 PLMG7256-192 PLMR7256-208 PLMR7256-208
EPM9560	RQFP (208-pin) RQFP (240-pin) PGA (280-pin) RQFP (304-pin)	PLMR9000-208 PLMR9000-240 PLMG9000-280 PLMR9000-304	EPM7256A EPM7256S	PQFP (208-pin) RQFP (208-pin)	PLMR7256-208NC (3) PLMR7256-208NC (3)
EPM9560A	RQFP (208-pin) RQFP (240-pin)	PLMR9000-208NC (3) PLMR9000-240NC (3)	EPM7384AE	TQFP (144-pin) PQFP (208-pin)	PLMT7000-144NC (3) PLMR7256-208NC (3)
EPM7032 EPM7032V	J-Lead (44-pin) PQFP (44-pin) TQFP (44-pin)	PLMJ7000-44 PLMQ7000-44 PLMT7000-44	EPM7512AE	TQFP (144-pin) PQFP (208-pin)	PLMT7000-144NC (3) PLMR7256-208NC (3)
EPM7032S EPM7032AE	J-Lead (44-pin) TQFP (44-pin)	PLMJ7000-44 PLMT7000-44	EPM5032	DIP J-Lead SOIC	PLMD5032A PLMJ5032A PLMS5032A
EPM7064	J-Lead (44-pin) TQFP (44-pin) J-Lead (68-pin) J-Lead (84-pin) PQFP (100-pin)	PLMJ7000-44 PLMT7000-44 PLMJ7000-68 PLMJ7000-84 PLMQ7000-100	EPM5064	J-Lead	PLMJ5064A
EPM7064S EPM7064AE	J-Lead (44-pin) J-Lead (84-pin) TQFP (44-pin) TQFP (100-pin)	PLMJ7000-44 PLMJ7000-84 PLMT7000-44 PLMT7000-100NC (3)	EPM5128	J-Lead PGA	PLMJ5128A PLMG5128A
EPM7096	J-Lead (68-pin) J-Lead (84-pin) PQFP (100-pin)	PLMJ7000-68 PLMJ7000-84 PLMQ7000-100	EPM5130	J-Lead PGA PQFP	PLMJ5130A PLMG5130A PLMQ5130A
EPM7128 EPM7128E	J-Lead (84-pin) PQFP (100-pin) PQFP (160-pin)	PLMJ7000-84 PLMQ7000-100 PLMQ7128/7160-160	EPM5192	J-Lead PGA	PLMJ5192A PLMG5192A
EPM7128A	J-Lead (84-pin) TQFP (100-pin) TQFP (144-pin)	PLMJ7000-84 PLMT7000-100NC (3) PLMT7000-144NC (3)	EP1810	DIP J-Lead	PLED1810 PLEJ1810 (4)
			EP610	SOIC DIP J-Lead	PLES610 (4) PLED610 (4) PLEJ610 (4)
			EP910	J-Lead PGA	PLEJ910 (4) PLEG910 (4)

- (1) FLEX 8000用のコンフィギュレーションEPROMです。
- (2) FLEX 10K、FLEX 8000、FLEX 6000用のコンフィギュレーションEPROMです。
- (3) これらのデバイスは、キャリアなしで出荷されます。
- (4) PLEのコードで始まるプログラミング・アダプタを必要とするデバイスのプログラムにはPLAD3-12互換のアダプタも必要です。

ES サイト・ライセンスと PLS-WEB デザイン・サイト

アルテラでは、エントリ・レベルの機能を持つ MAX+PLUS II の基本システムを同一工場内で無制限にインストールできる ES サイト・ライセンスを提供しています。この ES サイト・ライセンスは PC ベースの MAX+PLUS II の基本システムを購入した方に提供されます。

アルテラはエントリ・レベルの MAX+PLUS II の基本システムを PLS-WEB デザイン・サイトとしても提供しています。この PLS-WEB はアルテラのワールド・ワイド・ウェブ・サイト、<http://www.altera.com> から無償でダウンロードすることができます。

アルテラの ES サイト・ライセンスと PLS-WEB デザイン・サイトの利点を活用するためには、アルテラのワールド・ワイド・ウェブ・サイトをアクセスして登録を行い、ソフトウェアのオーソライゼーション・コードを入手する必要があります。

ES サイト・ライセンスと PLS-WEB デザイン・サイトは MAX 7000 および Classic+Plus の各デバイスをサポートすると共に、下記のような機能を提供しています。

- 回路図および AHDL によるデザイン入力
- LPM (Library of Parameterized Modules)
- OpenCore 評価機能
- EDA インタフェース
- フロアプラン・エディティング
- 階層設計マネージメント
- 論理合成とフィッティング
- 自動エラー・ロケーション
- タイミング解析
- デバイス・プログラミング
- オンライン・ヘルプ

推奨システム構成

このセレクト・ガイドで示されているアルテラの各開発用ソフトウェア・ツールを使用するにあたって推奨される標準システム構成は下記の通りです。

推奨システム構成

必要とされるメモリ容量

デバイス・ファミリ	最小使用可能メモリ (Mバイト)	最小実装メモリ (Mバイト)
FLEX 10K	256	128
FLEX 6000	64	32
FLEX 8000	64	32
MAX 9000	64	32
MAX 7000	48	16

Windows ベースの PC

ペンティアム・ベースの PC または 互換機
オペレーティング・システム・ソフトウェア

- Microsoft Windows NT version 3.51 以降
- または
- Microsoft Windows 95 または Windows 98

SVGA グラフィック・カードと Microsoft Windows 対応 モニタ
CD-ROM ドライブ
Microsoft Windows 対応の 2 または 3 ボタン・マウス
プログラミング・カード用の フル・レンジ 8 ビット ISA バス・スロット
パラレル・ポート
HTML ブラウザ (Netscape Navigator など)

Sun SPARCstation

Sun Microsystems SPARCstation と カラー または モノクロ・モニタ
Solaris version 2.5 以降
ISO 9660 互換 CD-ROM ドライブ
HTML ブラウザ (Netscape Navigator など)

HP 9000 シリーズ 700/800 ワークステーション

HP 9000 シリーズ 700 / 800 ワークステーションと
カラー または モノクロ・モニタ
HP-UX version 10.20 以降
HP-CDE
ISO 9660 互換の CD-ROM ドライブ
HTML ブラウザ (Netscape Navigator など)

IBM RISC System/6000 ワークステーション

IBM RISC System/6000 ワークステーションと
カラー または モノクロ・モニタ
AIX version 4.1 以降
ISO 9660 互換 CD-ROM ドライブ
HTML ブラウザ (Netscape Navigator など)

ACCESS プログラムとパートナー

アルテラのACCESS (Altera's Commitment to Cooperative Engineering Solutions) プログラムのメンバは、アルテラのプログラマブル・ロジック・ファミリをサポートしているデザイン入力ツール、論理合成ツール、検証ツール、デバイス・プログラマなどを開発したEDAベンダによって構成されています。アルテラは、このプログラムを通じて、現在の設計環境に共通に使用されている業界標準のEDAツールをサポートしています。

アルテラは新たなACCESSメンバの評価、追加を継続的に行っており、ます。

シノプシス、ケイデンス、シンプリシティ、エグゼンプラ、ビューロジック、メンター・グラフィックスのツールとのインタフェースは、すべてMAX+PLUS II のCD-ROM で提供されています。他のACCESSパートナーのツールとのインタフェースについてはお問い合わせください。

アルテラのACCESSパートナーとサポート・ツール

CADENCE

- Composer
- Concept
- Leapfrog
- NC-Verilog
- Synergy
- Verilog-XL

EXEMPLAR LOGIC

- Galileo Extreme
- Leonardo Spectrum

MENTOR GRAPHICS

- Design Architect
- FPGA Station
- PLDSynthesis
- QuickSim II
- Quick VHDL
- QuickHDL Pro

SYNOPSIS

- Design Compiler
- DesignWare
- FPGA Compiler
- FPGA Express
- Motive
- SmartModels (Logic Modeling Group)
- VCS
- VHDL Compiler
- VHDL System Simulator (VSS)

SYNPLICITY

- HDL Analyst
- Synplify

VIEWLOGIC

- IntelliFlow
- Motive
- SpeedWave
- Vantage VHDL
- VCS
- WorkView Office

他のACCESSパートナー

- Accel Technologies
- ACEO Technology
- Acugen Software
- Aldec
- Flynn Systems
- IKOS Systems
- i-Logix
- ISDATA
- Logical Devices
- Mentor Graphics
- MINC
- Model Technology
- OrCAD
- Simucad
- Sophia Systems and Technology
- Summit Design
- Veda Design Automation
- VeriBest
- Vista Technologies



ACCESSSM PROGRAM

アルテラ・メガファンクション・パートナーズ・プログラム



AMPP (Altera Megafunction Partners Program) は、高集積デバイスに使用される多様なメガファンクションをアルテラのデバイス・アーキテクチャに最適化された形で幅広く提供されるようにするために推進されているプログラムです。AMPPのパートナー企業は、各ユーザのニーズに適合した製品を提供するため、アルテラのツールとデバイス・アーキテクチャに関する高度なトレーニングを受けています。AMPPのメガファンクションには、シンプルなビルディング・ブロックからリード・ソロモンCODECのような非常に複雑なシステム・レベルのコアまでが含まれています。

アルテラ・コンサルタント・アライアンス・プログラム



ACAP (Altera Consultants Alliance Program) は、アルテラ・デバイスのデザインに熟知したエキスパートによってアルテラのPLDユーザに対するデザイン・サポートが提供され、ユーザが最終製品を市場に短期間に投入できるようにするために推進されているプログラムです。ACAPに登録されたコンサルタントは、アルテラのデバイスとツールに関して高度なトレーニングを受けています。アルテラは、アルテラのデバイスやツールに対する知識や過去のデザイン実績をベースにACAPのコンサルタントを慎重に選任しています。幅広いコンサルタントのグループを組織化することによって、アルテラはユーザの設計時間の短縮に貢献できるエキスパートのグループを提供できるようになりました。

ALTERA 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿 2-1-1
 新宿三井ビル私書箱 261 号
 TEL. 03-3340-9480 FAX. 03-3340-9487
<http://www.altera.com/japan/>

本社 Altera Corporation

101 Innovation Drive, San Jose, CA 95134
 TEL : (408)544-7000
<http://www.altera.com>

